

5

DESCRIPCIÓN

Título de la invención

10 **CIRCUITO INTEGRADO PARA EL PROCESAMIENTO Y POSTERIOR
ENCAMINAMIENTO ENTRE INTERFACES DE DATOS MPEG (MOTION
PICTURE EXPERT GROUP)**

Objeto de la invención

15 La invención que se presenta consiste en un único circuito integrado que
procesa los datos provenientes de uno o varios trenes de transporte de datos MPEG
(siglas que responden a Motion Picture Expert Group) con diferente finalidad y
propósito, teniendo en cuenta que, dependiendo del escenario en el que se integre dicho
circuito, las interfaces y el entorno externo son muy distintos. La adaptación a una u
20 otra aplicación se personaliza mediante una configuración de hardware y software
programable y embebida.

Este circuito se integraría en un sistema receptor para redes de televisión digital
(bien por satélite, terrestre o cable) basado en el estándar de emisión de vídeo digital
25 (DVB) e interfaz común (DVB-CI), norma DBV-CI EN50221, así como en la
distribución en redes locales y grabación y reproducción de vídeo (PVR).

Estado de la técnica

30 La presente invención sigue los estándares establecidos por diversos organismos
internacionales como el DVB (Digital Video Broadcasting) y el ETSI (European
Telecommunication Standard Institute) en relación al encapsulado de información
multimedia (vídeo, audio y datos) siguiendo el estándar MPEG (Motion Picture Expert
Group) sistema ISO/IEC 13818-1.

5 Explicación de la invención

El circuito que constituye la presente invención es capaz de incorporar y adaptarse a los estándares anteriormente citados gracias a una configuración de hardware y software que ejecuta un procesador embebido (PROC), que programa el
10 procesamiento y posterior encaminamiento entre interfaces de los datos MPEG (Motion Picture Expert Group). Dicha programación se ejecuta físicamente a través de un bus (BUS) común interno.

Las transacciones y movimiento de información entre los distintos bloques y a
15 través de dicho bus la realizarán los periféricos a iniciativa propia mediante accesos directos, ó bien la realizará el procesador (PROC) interno (figura 1). Tanto en un caso como en otro, la información de configuración de las rutas de datos residirá en memorias internas (MEM), las cuales pueden ser tanto volátiles como no volátiles. Aunque puede incorporar más periféricos, el circuito integrado objeto de la invención
20 integrará, al menos, los siguientes:

- 2 interfaces de tren de transporte MPEG de entrada (ITSINA e ITSINB)
- 2 interfaces de tren de transporte MPEG de salida (ITSOUTA e ITSOUTB)
- Interfaz de disco duro (IHD)
- 25 - Interfaz de red local (ILAN)
- 2 interfaces de tarjeta inteligente (ISMCA e ISMCB)
- Interfaz maestra genérica a periféricos esclavos externos y memoria externa (IMB)
- Interfaz esclava genérica desde otro dispositivo maestro externo (ISB)

30 Funcionalidades

El circuito así definido tiene un número mínimo de funcionalidades, pudiendo ser programadas bien en hardware o en software, pero siempre están incluidas y disponibles dentro del circuito integrado al que hace referencia la presente invención,
35 guardando además una estrecha relación con los interfaces anteriormente descritos. En consecuencia las funcionalidades de la invención son las siguientes:

- 5 1. Acceso condicional a contenidos protegidos provenientes del tren de transporte (CA)
2. Módulo de conmutación entre diversos accesos condicionales (CASWITCH)
- 10 3. Conmutación de tren de transporte (SWAPTS). Se trata de una función con dos entradas de tren de transporte (TSA,TSB) y dos salidas de tren de transporte que pueden ser, dependiendo de la lógica de selección (TSA,TSA), (TSA,TSB),(TSB,TSB) ó (TSB,TSA).
- 15 4. Selector de tren de transporte (SELTS). Se trata de una función con dos entradas de tren de transporte (TSA, TSB), y una salida que, dependiendo de la lógica de selección puede ser TSA ó TSB.
5. Pasarela de tren de transporte a disco duro (TS2HD)
- 20 6. Pasarela de disco duro a tren de transporte (HD2TS)
7. Pasarela de tren de transporte a red local (TS2LAN). Este módulo incluye funciones de multiplexación y concentración de trenes de transporte sobre redes locales.
- 25 8. Pasarela de red local a tren de transporte (LAN2TS). Este módulo incluye funciones de de-multiplexación y selección de trenes de transporte encapsulados en redes locales.
- 30 9. Auto-generación interna de tren de transporte (AG2TS)

Configuraciones de la invención

 Gracias a la programabilidad de la arquitectura es posible combinar y encaminar

35 los periféricos con las funciones en numerosas configuraciones distintas, de las cuales son de especial relieve para la invención las siguientes:

5

Configuración 1 (figura 3): Procesamiento de dos trenes de transporte de entrada (ITSINA e ITSINB), a dos trenes de transporte de salida (ITSOUTA e ITSOUTB) con posibilidad de acceso condicional independiente ó combinado (CASWITCH), y con la posibilidad de grabación a disco duro (TS2HD) y reproducción desde disco duro (HD2TS). Dicha grabación y reproducción puede ser simultánea, pudiéndose grabar uno de los trenes de transporte externo, mientras se reproduce desde disco duro a uno de los trenes de transporte de salida.

Configuración 2 (figura 4): Procesamiento de un tren de transporte de entrada (ITSINB), y de un tren de transporte sintetizado internamente desde el procesador (PROC) a dos trenes de transporte de salida (ITSOUTA e ITSOUTB) con posibilidad de acceso condicional independiente ó combinado (CASWITCH), y con la posibilidad de grabación a disco duro (TS2HD) y reproducción desde disco duro (HD2TS). Dicha grabación y reproducción puede ser simultánea, pudiéndose grabar uno de los trenes de transporte externo, mientras se reproduce desde disco duro a uno de los trenes de transporte de salida.

Configuración 3 (figura 5): Procesamiento de un tren de transporte de entrada (ITSINB), y de un tren de transporte proveniente de un acceso a red local (ILAN), hacia dos trenes de transporte de salida (ITSOUTA e ITSOUTB) con posibilidad de acceso condicional independiente ó combinado (CASWITCH), y con la posibilidad de grabación a disco duro (TS2HD) y reproducción desde disco duro (HD2TS). Dicha grabación y reproducción puede ser simultánea, pudiéndose grabar uno de los trenes de transporte externo, mientras se reproduce desde disco duro a uno de los trenes de transporte de salida.

Configuración 4 (figura 6): Procesamiento de dos trenes de transporte provenientes ambos de una conexión a red local (ILAN) hacia dos trenes de transporte de salida (ITSOUTA e ITSOUTB) con posibilidad de acceso condicional independiente ó combinado (CASWITCH), y con la posibilidad de grabación a disco duro (TS2HD) y reproducción desde disco duro (HD2TS). Dicha grabación y reproducción puede ser

- 5 simultánea, pudiéndose grabar uno de los trenes de transporte externo, mientras se reproduce desde disco duro a uno de los trenes de transporte de salida.

Configuración 5 (figura 7): Procesamiento de dos trenes de transporte de entrada (ITSINA e ITSINB), hacia un concentrador / multiplexor de red local (ILAN)
10 con posibilidad de acceso condicional independiente ó combinado (CASWITCH).

Las configuraciones 1 a 4 son típicas de sistemas receptores, mientras que la 5 es una configuración asociada a sistemas servidores de vídeo, audio y datos.

5

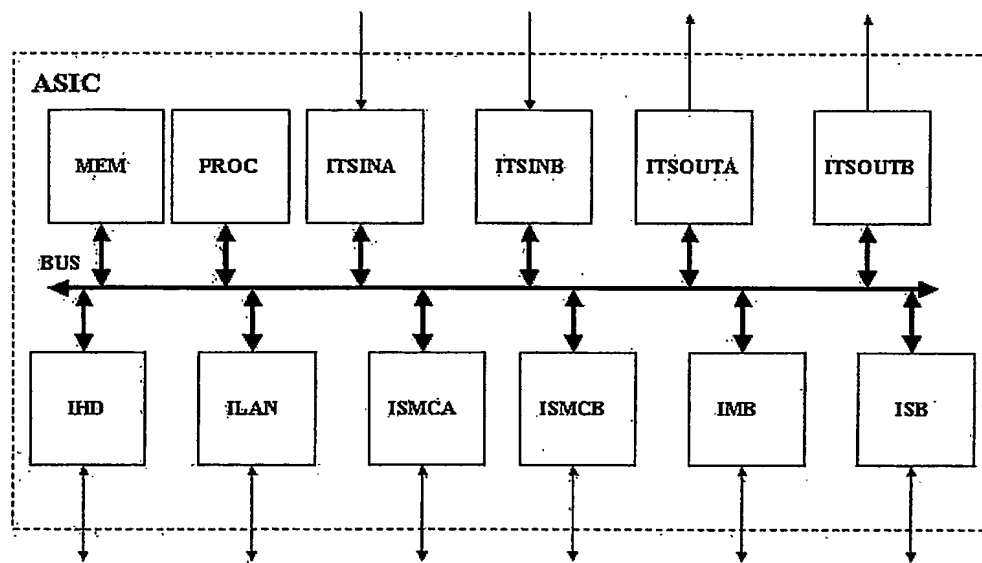
REIVINDICACIONES

- 1- Circuito integrado en un sistema receptor para redes de televisión digital
caracterizado por ser capaz de procesar el flujo de datos provenientes de uno o
10 varios trenes de transporte de datos MPEG con funciones diversas de tal forma
que se adapta tanto a aplicaciones de receptores como a servidores de
información multimedia (vídeo, audio y datos).
- 2- El circuito objeto de la invención se caracteriza por su versatilidad al incorporar
una estructura de bus interno único, en el cual las transacciones se pueden
15 originar tanto a iniciativa del procesador embebido en dicho circuito como a
iniciativa de los periféricos.
- 3- El circuito objeto de la invención se caracteriza asimismo por incorporar
subsistemas con funciones de encaminamiento y de procesamiento,
implementadas mediante hardware ó software, y que son utilizadas como
20 módulos que conforman las distintas configuraciones posibles del circuito.
- 4- La invención se caracteriza por tener la función específica de conmutación entre
dos o más sistemas de acceso condicional. Aunque se ha descrito para el caso de
2 accesos condicionales sobre 2 trenes de transporte independientes, la presente
reivindicación es extrapolable a cualquier número de accesos condicionales y
25 trenes de transporte.
- 5- La invención se caracteriza por ser fácilmente configurable, permitiendo al
menos las siguientes funcionalidades: 1- Procesamiento de dos trenes de
transporte de entrada a dos trenes de transporte de salida; 2- Procesamiento de
un tren de transporte de entrada (ITSINB), y de un tren de transporte sintetizado
30 internamente desde el procesador (PROC) a dos trenes de transporte de salida;
3- Procesamiento de un tren de transporte de entrada (ITSINB), y de un tren de
transporte proveniente de un acceso a red local (ILAN), hacia dos trenes de
transporte de salida; 4- Procesamiento de dos trenes de transporte provenientes
ambos de una conexión a red local (ILAN) hacia dos trenes de transporte de

- 5 salida y 5- Procesamiento de dos trenes de transporte de entrada (ITSINA e ITSINB), hacia un concentrador / multiplexor de red local.

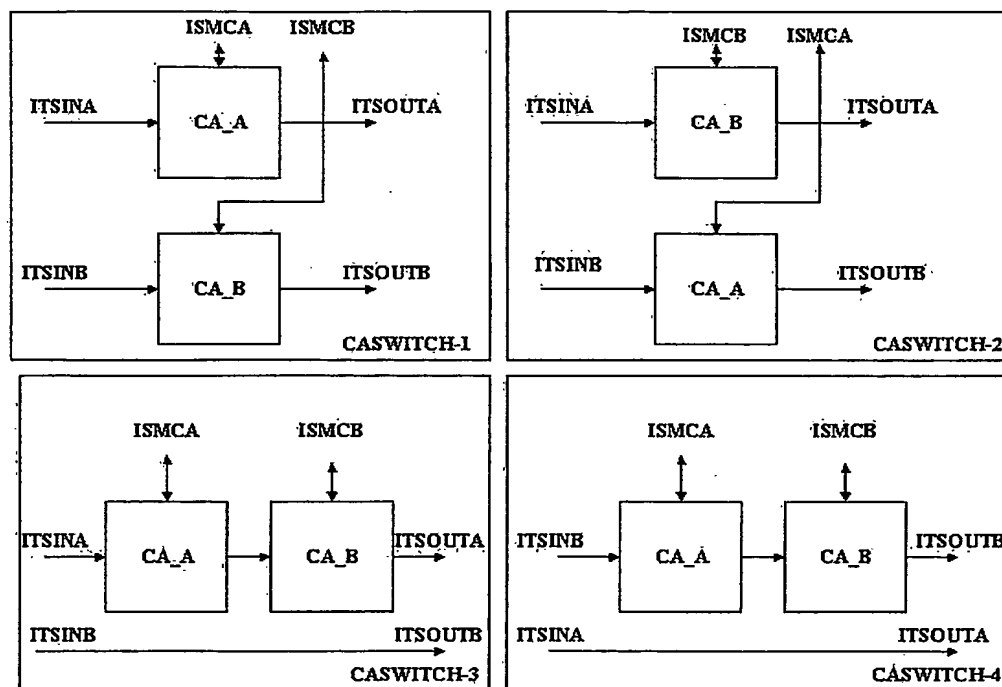
1/7

FIGURA 1



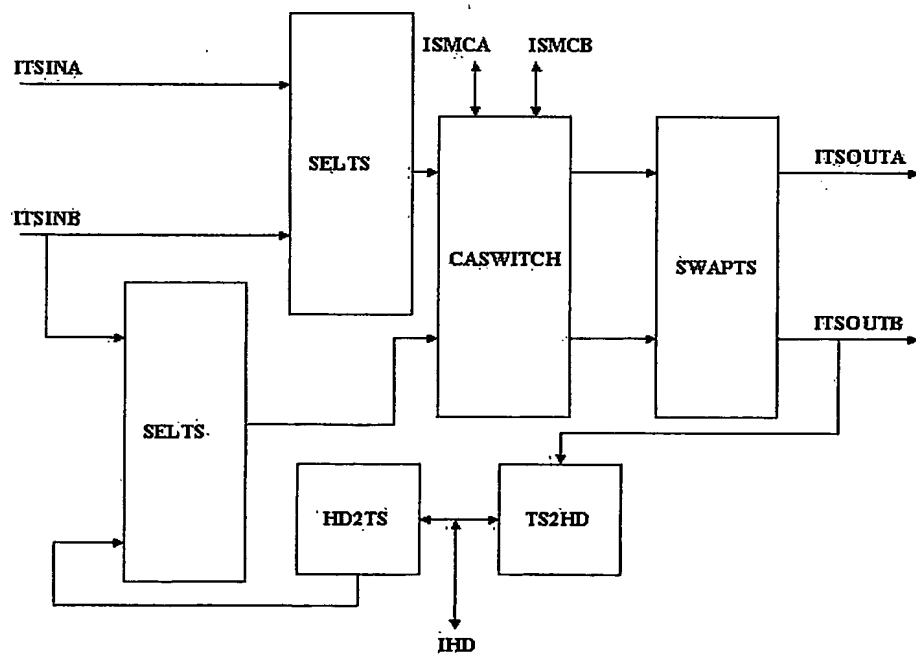
2/7

FIGURA 2



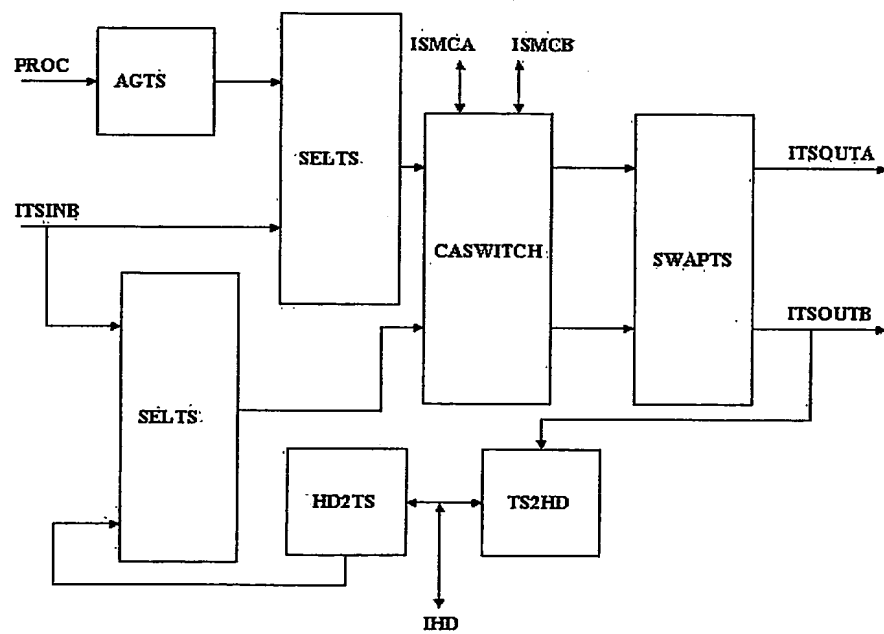
3/7

FIGURA 3



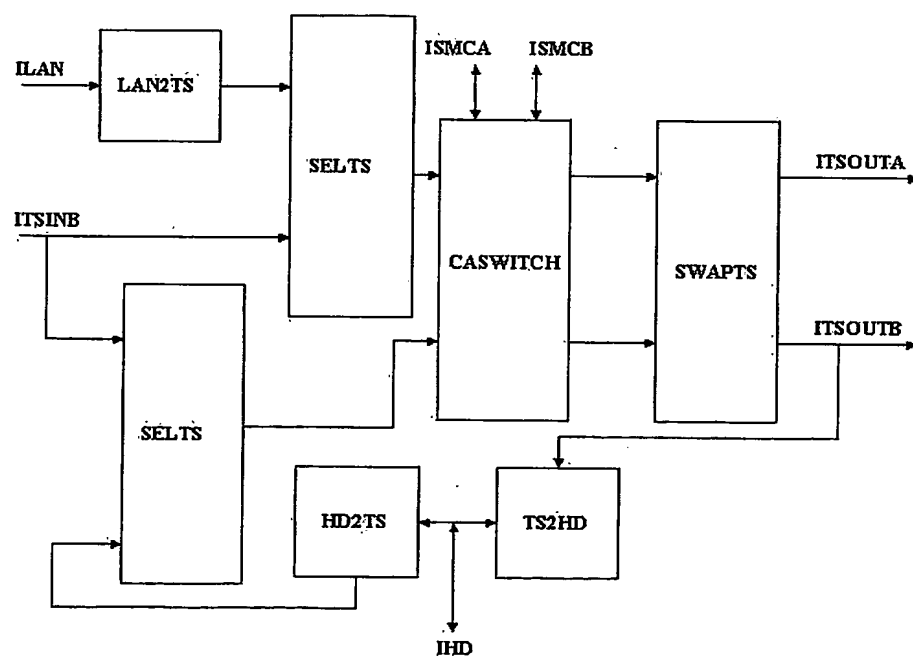
4/7

FIGURA 4



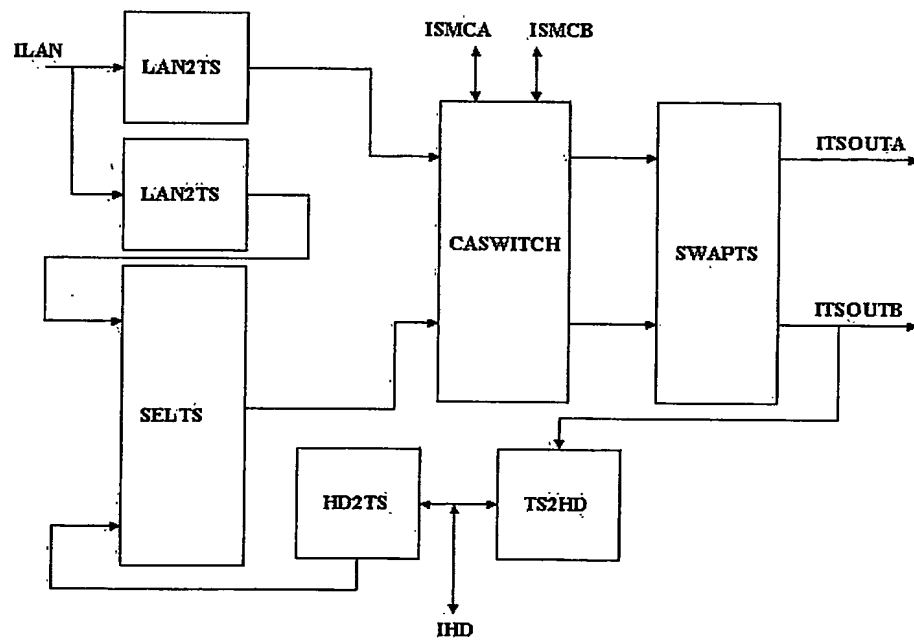
5/7

FIGURA 5



6/7

FIGURA 6



7/7

FIGURA 7

